

Docket No.: 2336-257

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Seung Wan CHAE et al.

U.S. Patent Application No. *Not yet assigned*

Filed: *Herewith*

:
:
:
:
:
:

Confirmation No. *Not yet assigned*

Group Art Unit: *Not yet assigned*

Examiner: *Not yet assigned*

For: GALLIUM NITRIDE (GaN)-BASED SEMICONDUCTOR LIGHT EMITTING DIODE
AND METHOD FOR MANUFACTURING THE SAME

CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims, in the present application, the priority of *Korean Patent Application No. 2003-0068166, filed October 1, 2003*. The certified copy is submitted herewith.

Respectfully submitted,

LOWE HAUPTMAN GILMAN & BERNER, LLP


Benjamin J. Hauptman
Registration No. 29,310

1700 Diagonal Road, Suite 310
Alexandria, Virginia 22314
(703) 684-1111 BJH/etp
Facsimile: (703) 518-5499
Date: March 30, 2004



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 : 10-2003-0068166
Application Number

출원 년 월 일 : 2003년 10월 01일
Date of Application OCT 01, 2003

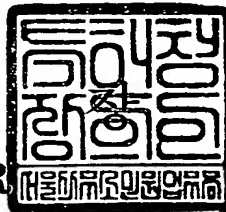
출원인 : 삼성전기주식회사
Applicant(s) SAMSUNG ELECTRO-MECHANICS CO., LTD.



2003 년 10 월 16 일

특 허 청

COMMISSIONER





【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2003. 10. 01
【국제특허분류】	H01L 33/00
【발명의 명칭】	질화갈륨계 반도체 발광 소자 및 그 제조방법
【발명의 영문명칭】	GALLIUM NITRIDE BASED SEMICONDUCTOR LIGHT EMITTING DIODE AND METHOD OF PRODUCING THE SAME
【출원인】	
【명칭】	삼성전기 주식회사
【출원인코드】	1-1998-001806-4
【대리인】	
【명칭】	특허법인씨엔에스
【대리인코드】	9-2003-100065-1
【지정된변리사】	손원 , 함상준
【포괄위임등록번호】	2003-045784-9
【발명자】	
【성명의 국문표기】	채승완
【성명의 영문표기】	CHAE, Seung Wan
【주민등록번호】	740529-1036311
【우편번호】	449-843
【주소】	경기도 용인시 수지읍 상현동 성원2차아파트 106동 1904호
【국적】	KR
【발명자】	
【성명의 국문표기】	윤석길
【성명의 영문표기】	Y00N, Suk Ki I
【주민등록번호】	670915-1238711
【우편번호】	441-390
【주소】	경기도 수원시 권선구 권선동 1298번지 상록아파트 511-1201
【국적】	KR
【심사청구】	청구



1020030068166

출력 일자: 2003/10/21

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
특허법인씨엔에스 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 4 면 4,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 13 항 525,000 원

【합계】 558,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 질화갈륨계 반도체 발광소자에 관한 것으로, 질화갈륨계 반도체 물질을 성장시키기 위한 기판과, 상기 기판 상에 형성되며 제1 도전성 질화갈륨계 반도체 물질로 이루어진 하부 클래드층과, 상기 하부 클래드층의 일부 영역에 형성되며, 언도프된 질화갈륨계 반도체 물질로 이루어진 활성층과, 상기 활성층 상에 형성되며 제2 도전형 질화갈륨계 반도체 물질로 이루어진 상부 클래드층과, 상기 상부 클래드층 상에 형성되며, La 계열 합금 및 Ni 계열 합금으로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 금속층 및 상기 금속층 상에 형성된 ITO층을 포함하는 질화갈륨계 반도체 발광소자를 제공한다.

본 발명에 따르면, 종래의 Ni/Au로 이루어진 투명전극보다 투과율을 향상시킬 수 있으며, 오믹콘택을 형성하여 접촉저항을 감소시킬 수 있다. 결과적으로 동일한 구동전압에서 보다 휘도가 향상된 발광소자를 제공할 수 있다.

【대표도】

도 2

【색인어】

질화갈륨, 반도체 발광소자, 투명 전극, ITO(Indium Tin Oxide), 오믹콘택(ohmic contact), 투과율, 휘도

【명세서】

【발명의 명칭】

질화갈륨계 반도체 발광 소자 및 그 제조방법{GALLIUM NITRIDE BASED SEMICONDUCTOR LIGHT
EMITTING DIODE AND METHOD OF PRODUCING THE SAME}

【도면의 간단한 설명】

도 1은 종래의 질화갈륨계 반도체 발광소자의 구조를 나타내는 단면도이다.

도 2는 본 발명의 일 실시형태에 따른 질화갈륨계 반도체 발광소자의 구조를 나타내는 단
면도이다.

도 3a 내지 도 3e는 본 발명에 따른 질화갈륨계 반도체 발광소자의 제조방법을 설명하기
위한 공정사시도이다.

도 4는 종래의 질화갈륨계 반도체 발광소자의 Ni/Au층의 투과율과 본 발명에 따른 질화
갈륨계 반도체 발광소자 LaNi₅/ITO층의 투과율을 비교한 그래프이다.

도 5는 종래의 질화갈륨계 반도체 발광소자의 휘도와 본 발명에 따른 질화갈륨계 반도체
발광소자의 휘도를 비교한 그래프이다.

도면의 주요부분에 대한 부호의 설명

31, 111 : 사파이어 기판 33, 113 : 하부 클래드층

34, 114 : 활성층 35, 115 : 상부 클래드층

37, 117 : 합금층 38, 118 : ITO층



41, 121 : 제1 전극 42, 122 : 제2 전극

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<11> 본 발명은 질화갈륨계 반도체 발광 소자에 관한 것으로, 보다 상세하게는 전극의 인접부에서 접촉저항을 감소시키고 광투과율을 개선함으로써 동일한 구동전압에서 고휘도 특성을 얻을 수 있는 반도체 발광소자 및 그 제조방법에 관한 것이다.

<12> 근래에 새로운 영상정보를 전달매체로 부각되고 있는 LED(발광소자) 전광판은 초기에는 단순 문자나 숫자정보로 시작하여 현재는 각종 CF 영상물, 그래픽, 비디오 화면 등 동화상을 제공하는 수준까지 이르게 되었다. 색상도 기존 단색의 조잡한 화면 구현에서 적색과 황록색 LED등으로 제한된 범위의 색상 구현을 했었고, 최근에는 질화갈륨(GaN)계의 반도체를 이용한 고휘도 청색 LED가 등장함에 따라 적색, 황록색, 청색을 이용한 충천연색 표시가 비로소 가능하게 되었다. 그러나 황록색 LED가 적색 LED, 청색 LED보다 휘도가 낮고 발광 파장이 565nm 정도로 빛의 삼원색에서 필요한 파장의 녹색이 아니기 때문에 자연스러운 충천연색 표현은 불가능하였으나, 이후, 자연스러운 충천연색 표시에 적합한 파장 525nm 고휘도 순수 녹색 질화갈륨계 반도체 LED를 생산함으로써 해결되었다.

- <13> 이와 같은 질화갈륨계 화합물 반도체 발광소자는 일반적으로 절연성 기판인 사파이어 기판 상에서 성장될 수 있으므로, GaAs계 발광소자와 같이 기판의 배면에 전극을 설치할 수 없으며, 두 전극 모두를 결정 성장된 반도체층 측에 형성해야 한다. 이러한 종래의 질화갈륨계 발광소자의 구조가 도 1에 예시되어 있다.
- <14> 도 1을 참조하면, 질화갈륨계 발광소자(20)는 사파이어 성장 기판(11)과 상기 사파이어 성장 기판(11) 상에 순차적으로 형성된 제1 도전형 반도체 물질의 하부 클래드층(13), 활성층(14) 및 제2 도전형 반도체 물질의 상부 클래드층(15)을 포함한다.
- <15> 상기 하부 클래드층(13)은 n형 GaN층(13a)과 n형 AlGaIn층(13b)으로 이루어질 수 있으며, 상기 활성층(14)은 다중양자우물(Multi-Quantum Well)구조의 언도프 InGaIn층으로 이루어질 수 있다. 또한, 상기 상부 클래드층(15)은 p형 GaN층(15a)과 p형 AlGaIn층(15b)으로 구성될 수 있다. 일반적으로, 상기 반도체 결정층(13, 14, 15)은 MOCVD(Metal Organic Chemical Vapor Deposition)법 등의 공정을 이용하여 성장될 수 있다. 이 때, n형 GaN층(13a)을 성장하기 전에 사파이어 기판(11)과의 격자정합을 향상시키기 위해, AlN/GaN와 같은 버퍼층(미도시)을 미리 형성할 수도 있다.
- <16> 앞서 설명한 바와 같이, 상기 사파이어 기판(11)은 전기적 절연성 물질이므로, 두 전극을 모두 상면에 형성하기 위해, 소정의 영역에 해당하는 상부 클래드층(15)과 활성층(14)을 에칭하여 하부 클래드층(13), 보다 구체적으로는 n형 GaN층(13a)의 일부 상면을 노출시키고, 그 노출된 n형 GaN(13a)층 상면에 제1 전극(21)을 형성한다.

- <17> 한편, 상기 p형 GaN층(15a)은 상대적으로 높은 저항을 갖고 있으므로, 통상의 전극으로 오믹콘택(Ohmic Contact)을 형성할 수 있는 추가적인 층이 요구된다. 이를 위해, 미국특허번호 5,563,422호(출원인 : 일본 니치아, 등록공고일 : 1996.10.08)에서는, p형 GaN층(15a)의 상면에 제2 전극(22)을 형성하기 전에, 오믹콘택을 형성하기 위해 Ni/Au로 구성된 투명전극을 형성하는 방안을 제시한다. 상기 투명전극(18)은 전류주입면적을 증가시키면서도 오믹콘택을 형성하여 순방향 전압(V_f)을 저하시킬 수 있는 효과가 있다.
- <18> 그러나, Ni/Au로 구성된 투명전극(18)은 열처리 과정을 이용하여 처리되더라도 약 60% 내지 70%의 낮은 투과율을 보인다. 이러한 낮은 투과율은, 발광소자를 이용하여 와이어 본딩으로 패키지를 구현할 때에, 전체 발광효율을 저하시키게 된다.
- <19> 이러한 낮은 투과율 문제를 극복하기 위해, Ni/Au층을 대신하여 투과율이 약 90% 이상인 것으로 알려진 ITO(Indium Tin Oxide)층을 형성하는 방안이 제안되고 있다. 하지만, ITO는 GaN 결정에 대해 접착력이 약할 뿐만 아니라 p형 GaN의 일함수는 7.5eV인데 반해 ITO의 일함수는 4.7~5.2eV이므로, ITO를 p형 GaN층에 직접 증착하는 경우에, 오믹 콘택이 형성되지 않는다. 따라서, 일함수의 차이를 완화시켜 오믹콘택을 형성하기 위해서, 종래에는 상기 p-GaN 위에 Zn 등의 일함수가 낮은 물질을 도핑하거나 C를 하이(high) 도핑하여 p-GaN의 일함수를 감소시켜 ITO의 증착을 시도하였다. 그러나, 도프된 Zn 또는 C는 높은 이동성을 갖고 있어, 장기간 사용시에 p형 GaN층에 확산될 수 있으며, 이로 인해 소자의 신뢰성을 저하시키는 문제점이 존재한다.

<20> 따라서, 당 기술분야에서는 GaN 발광소자의 전극을 형성하기 위해 p-GaN층과 전극간의 오믹콘택을 형성하는 것과 동시에 높은 투과율을 유지할 수 있는 질화갈륨계 반도체 발광 소자 및 그 제조방법이 요구되고 있는 실정이다.

【발명이 이루고자 하는 기술적 과제】

<21> 본 발명은 상술한 문제점을 해결하기 위해 안출된 것으로, 그 목적은 투명전극으로서 높은 투과율을 갖는 ITO막을 사용하면서도 p형 GaN층과의 접촉저항 문제를 개선한 질화갈륨계 반도체 발광소자를 제공하는데 있다.

<22> 또한, 본 발명의 다른 목적은 상기 질화갈륨계 반도체 발광소자를 제조하기 위한 방법을 제공하는데 있다.

【발명의 구성 및 작용】

<23> 상기 기술적 과제를 달성하기 위해, 본 발명은,

<24> 질화갈륨계 반도체 물질을 성장시키기 위한 기판과, 상기 기판 상에 형성되며 제1 도전형 질화갈륨계 반도체 물질로 이루어진 하부 클래드층과, 상기 하부 클래드층의 일부 영역에 형성되며, 언도프된 질화갈륨계 반도체 물질로 이루어진 활성층과, 상기 활성층 상에 형성되며 제2 도전형 질화갈륨계 반도체 물질로 이루어진 상부 클래드층과, 상기 상부 클래드층 상에 형성되며, La 계열 합금, Ni 계열 합금으로 구성된 그룹으로부터 선택된 일 합금으로 이루어진

합금층 및 상기 합금층 상에 형성된 ITO층을 포함하는 질화갈륨계 반도체 발광소자를 제공한다

- <25> 상기 합금층은 100 Å 이하의 두께를 갖는 것이 바람직하며, 상기 La 계열 합금은 LaNi_5 일 수 있으며, 상기 Ni 계열 합금은 NiZn 또는 MgNi 일 수 있다.
- <26> 나아가, 본 발명은 질화갈륨계 반도체 발광소자의 제조방법을 제공한다. 본 발명에 따른 질화갈륨계 반도체 발광소자의 제조방법은,
- <27> 질화갈륨계 반도체 물질을 성장시키기 위한 기판을 마련하는 단계와, 상기 기판 상에 제 1 도전형 질화갈륨계 반도체 물질로 하부 클래드층을 형성하는 단계와, 상기 하부 도전형 클래드층 상에 언도프된 질화갈륨계 반도체 물질로 활성층을 형성하는 단계와, 상기 활성층 상에 제2 도전형 질화갈륨계 반도체 물질로 상부 클래드층을 형성하는 단계와, 상기 적어도 상부 클래드층과 활성층의 일부영역을 제거하여 상기 하부클래드층의 일부를 노출시키는 단계와, 상기 상부 클래드층 상에 La 계열 합금, Ni 계열 합금 및 Mg 계열 합금으로 구성된 그룹으로부터 선택된 일 합금으로 이루어진 합금층을 형성하는 단계 및 상기 합금층 상에 ITO층을 형성하는 단계를 포함한다.
- <28> 상기 본 발명에 따른 방법에서, 상기 합금층은 100 Å 이하의 두께를 갖는 것이 바람직하며, 상기 La 계열 합금은 LaNi_5 일 수 있으며, 상기 Ni 계열 합금은 NiZn 또는 MgNi 일 수 있다.

- <29> 또한, 상기 ITO층을 형성하는 단계는, 상기 합금층 상에 ITO층을 전자빔 증발법에 의해 성장시키는 것이 바람직하며, 상기 합금층 및 상기 ITO층은 전자빔 증발법(E-beam evaporator)에 의해 성장시키는 것이 바람직하다.
- <30> 또한, 본 발명에 따른 상기 질화갈륨계 반도체 발광소자의 제조방법은, 상기 ITO층을 열처리하는 단계를 더 포함할 수 있으며, 이 때 상기 ITO층의 열처리는, 대기분위기에서 200℃ 이상의 온도로 적어도 30초 동안 상기 ITO층을 열처리하는 것이 바람직하다.
- <31> 이하, 첨부된 도면을 참조하여 본 발명을 보다 상세하게 설명한다.
- <32> 도 2는 본 발명의 일 실시형태에 따른 질화갈륨계 반도체 발광소자의 구조를 나타내는 단면도이다. 도 2를 참조하면, 질화갈륨계 반도체 발광소자(40)는, 질화갈륨계 반도체 물질의 성장을 위한 사파이어 기판(31)과 상기 사파이어 기판(31) 상에 순차적으로 형성된 제1 도전형 반도체 물질의 하부 클래드층(33), 활성층(34) 및 제2 도전형 반도체 물질의 상부 클래드층(35)을 포함한다. 제1 도전형 반도체 물질로 이루어진 상기 하부 클래드층(33)은 n형 GaN층(33a)과 n형 AlGaIn층(33b)으로 이루어질 수 있으며, 상기 활성층(34)은 다중양자우물구조(Multi-Quantum Well)의 언도프 InGaIn층으로 이루어질 수 있다. 또한, 제2 도전형 반도체 물질로 이루어진 상기 상부 클래드층(35)은 p형 GaN층(35a)과 p형 AlGaIn층(35b)으로 구성될 수 있다. 일반적으로 상기 반도체 결정층(33, 34, 35)은 MOCVD(Metal Organic Chemical Vapor Deposition)법 등의 공정을 이용하여 성장될 수 있다. 이 때, n형 GaN층(13a)을 성장하기 전에

사파이어 기판(11)과의 격자정합을 향상시키기 위해, AlN/GaN와 같은 버퍼층(미도시)을 미리 형성할 수도 있다.

<33> 소정의 영역에 해당하는 상부 클래드층(35)과 활성층이 제거된 영역에 상기 하부 클래드층의 상면 일부가 노출된다. 그 노출된 하부 클래드층(33), 특히 도 2에서 n형 GaN층(33a)의 상면에 제1 전극(41)이 배치된다.

<34> 또한, 제2 전극(42)은 ITO층(Indium Titanium Oxide layer : 38) 상에 형성된다. p형 GaN층(35a)은 n형 GaN층(33a)에 비해 상대적으로 높은 저항과 큰 일함수(약 7.5eV)를 가지므로, 상기 p형 GaN층(35a)과 상기 ITO층(38) 사이에 오믹콘택을 형성하기 위해, 합금층(37)을 추가적으로 형성한다. 본 발명에서 채용되는 합금층(37)은 La 계열 합금 및 Ni 합금으로 구성된 그룹으로부터 선택된 일 금속으로 구성된다. 상기 La 계열 합금으로는 LaNi_5 가 대표적이며, Ni 계열 합금으로는 NiZn , MgNi 등이 있다.

<35> 상기 합금층(37)은 투과율이 우수한 ITO층(38)을 채용하는데 발생할 수 있는 문제를 해결하기 위한 중간층이다. 즉, 상기 합금층(37)은 앞서 설명한 LaNi_5 등의 La 계열 합금 또는 NiZn , MgNi 등의 Ni 계열 합금과 같은 수소 저장 합금으로 이루어진다. 이와 같이 수소 저장 합금을 사용하는 이유는 다음과 같다.

<36> 상기 p형 GaN층(35a)은 Mg를 불순물로 사용하여 매우 낮은 농도로 도프된다. 특히, 상기 p형 GaN층(35a)의 표면에 존재하는 수소(H)와 상기 불순물 Mg가 서로 결합하여 Mg의 농도는 더욱 감소된다. 이로 인해 상기 p형 GaN층의 오믹 저항은 더욱 증가하게 된다. 본 발명의 합금층

을 형성하는 LaNi_5 등의 La 계열 합금 또는 NiZn , MgNi 등의 Ni 계열 합금과 같은 수소 저장 합금을 약 100\AA 이하로 상기 p형 GaN층 상면에 증착한 후 열처리를 하면, 상기 수소 저장 합금이 p형 GaN층 표면의 수소를 흡수하여 수소와 p형 GaN층 내의 불순물인 Mg와의 결합을 방지함으로써 p형 GaN층 표면의 Mg(불순물)를 활성화시킴으로써 오믹 저항을 감소시키게 되는 것이다.

<37> 따라서, 상기 IT0층(38)과 상기 합금층(37)은 견고하게 형성될 수 있으며, 또한 전류주입효율을 증가시키면서도 오믹콘택을 형성하여 순방향 전압(V_f)을 저하시킬 수 있는 효과가 있다.

<38> 또한, 상기 합금층(37)은 상기 IT0층(38)에 비해 상대적으로 투과율이 낮으므로, 전체 투과율을 보다 향상시키기 위해, 바람직하게는 약 100\AA 이하의 두께로, 보다 바람직하게는 약 50\AA 의 두께로 형성된다.

<39> 한편, 본 발명에 따른 반도체 발광소자의 일 실시형태로서, 반도체 결정 성장면 측으로 발광효율을 보다 향상시키기 위해, 상기 합금층과 IT0층은 투과율을 보다 향상시키는 메쉬(mesh) 형상으로 채용될 수 있다. 이와 같은 실시형태에서는, 상기 합금층과 IT0층이, 그물망과 같이 규칙적으로 배열되고 임의의 형상을 갖는 복수개의 홀을 포함하는 메쉬 형태로 상기 p형 GaN 클래드층 상에 형성됨으로써, 상기 복수개의 홀을 통해 p형 GaN 클래드층의 일부를 노출시키게 된다. 따라서, 규칙적으로 배열된 상기 홀을 통해 노출된 영역을 통해 활성층으로부터

터 발생된 빛을 직접 방출시킴으로써 전체적인 발광효율을 향상시킬 수 있다. 그러나, 본 발명에 따른 합금층 및 IT0층의 형상이 메쉬형태로 한정되는 것은 아니다.

<40> 도 3a 내지 도 3e는 본 발명에 따른 질화갈륨계 반도체 발광소자의 제조방법을 설명하기 위한 공정 사시도이다.

<41> 우선, 도 3a와 같이 질화갈륨계 반도체 물질을 성장시키기 위한 기판(111)에 제1 도전형 반도체 물질로 구성된 하부 클래드층(113)과 활성층(114) 및 제2 도전형 반도체 물질로 구성된 상부 클래드층(115)을 순차적으로 형성한다. 상기 성장용 기판(111)은 사파이어 기판일 수 있으며, 상기 하부 클래드층(113) 및 상부 클래드층(115)은 도 2에 도시된 실시형태와 같이 각각 GaN층과 AlGaN층으로 형성될 수 있으며, MOCVD 공정으로 형성될 수 있다.

<42> 이어, 도 3b와 같이 상기 하부 클래드층(113)의 일부영역(113a)이 노출되도록 상기 적어도 상부 클래드층(115)과 활성층(114)의 일부를 제거한다. 상기 하부 클래드층(113)의 노출된 영역(113a)은 전극이 형성될 영역으로 마련된다. 본 제거공정에 따른 구조물의 형상은 전극을 형성하고자 하는 위치에 따라 다양한 형태로 변경될 수 있으며 전극형상 및 크기도 다양하게 변형될 수 있다. 예를 들어, 본 공정은 한 모서리에 접하는 영역을 제거하는 방식으로도 구현될 수도 있으며, 전류 밀도를 분산시키기 위해서, 전극의 형상도 변을 따라 연장된 구조로 형성될 수 있다.

- <43> 다음으로, 도 3c와 같이, 상기 상부 클래드층(115) 상에 순차적으로 합금층(117) 및 ITO층(118)을 형성한다. 본 발명에서, 상기 합금층(117)은 투과율 향상과 오믹콘택 형성을 위해 La 계열 합금 및 Ni 계열 합금으로 구성된 그룹으로부터 선택된 일 금속으로 구성된다. 상기 합금층(117)의 구성 물질로서, 상기 La 계열 합금으로는 LaNi_5 가 대표적이며, Ni 계열 합금으로는 NiZn , MgNi 등이 있다. 이러한 합금층(117) 및 ITO층(118)은 수소이온에 의한 접촉저항 증가를 방지하기 위해 전자빔 증발법(E-beam evaporator)으로 실시하는 것이 바람직하다.
- <44> 이 때, 상기 합금층 및 ITO층은 메쉬 형상으로 형성될 수 있다. 상기 합금층 및 ITO층을 메쉬 형상으로 형성하는 경우에는, 도 3b와 같이 마련된 상부 클래드층의 상면에 원하는 메쉬 형상의 역상인 역 메쉬상으로 포토레지스트를 패터닝하고, 이어 상기 상부 클래드층 상에 메쉬 형상의 합금층 및 ITO층을 순차적으로 증착한 후, 리프트 오프(lift-off) 공정을 통해 포토레지스트를 제거하는 과정을 통해 메쉬 형상의 합금층 및 ITO층을 형성할 수 있다. 그러나, 앞서 설명한 바와 같이, 메쉬 형태의 합금층과 ITO층을 형성하는 실시형태는 본 발명에 따른 질화 갈륨계 반도체 발광 소자를 한정하지 않는다.
- <45> 최종적으로, 도 3d와 같이 상기 하부 클래드층(113)의 일부가 노출된 영역(113a)과 상기 ITO층(118)의 상부에 각각 제1 전극(121)과 제2 전극(122)을 형성한다. 도 3d의 전극형성 공정 전에, 투과율 등의 특성 향상을 위해 ITO층을 열처리하는 단계를 추가적으로 실행할 수 있다. 이러한 ITO층의 열처리는, 대기(air) 분위기에서 약 200°C 이상의 온도로 적어도 30초 동안 실시하는 것이 바람직하다.



- <46> 도 4는 종래의 질화갈륨계 반도체 발광소자의 Ni/Au층의 투과율과 본 발명에 따른 질화갈륨계 반도체 발광소자 LaNi₅/ITO층의 투과율을 비교한 그래프이다. 적색 실선(41)은 형성한 종래의 반도체 발광소자의 p형 GaN층 상면에 형성된 Ni/Au층의 투과율을 나타내는 것으로 350nm 내지 600nm의 파장을 갖는 빛의 투과율이 60%를 넘지 못한다. 특히, 질화갈륨계 반도체 발광소자에서 방출되는 청색 또는 녹색 광의 파장영역인 450nm 내지 500nm의 파장 영역에서 투과율이 약 50%에 불과하다.
- <47> 청색 실선(42)은, 적색 실선(41)으로 표시된 종래의 반도체 발광소자의 p형 GaN층 상면에 형성된 Ni/Au층을 열처리한 후의 투과율을 도시한 것이다. 열처리를 하지 않은 적색 실선(41)과 비교하여 일정 수준 투과율이 향상되었음을 알 수 있다. 그러나, 450nm 내지 500nm의 파장 영역에서 투과율이 70% 내지 80%에 머물고 있다.
- <48> 반면, 본 발명에 따른 질화갈륨계 반도체 발광소자에 형성된 LaNi₅/ITO층의 투과율이 감청색 실선(40)으로 도시되어 있다. 특히 도 4에 도시된 LaNi₅/ITO층의 투과율은 상기 LaNi₅/ITO층을 열처리한 경우의 투과율이다. 도 4에 도시된 바와 같이 본 발명에 따른 질화갈륨계 반도체 발광소자에 형성된 LaNi₅/ITO층의 투과율은 전 파장 대역에서 종래의 반도체 발광소자의 Ni/Au층보다 높은 투과율을 보이고 있다. 특히, 청색 또는 녹색 광의 파장 대역인 450nm 내지 500nm의 파장 영역에서의 투과율이 약 90% 내지 100% 이상으로 종래의 질화갈륨계 반도체 발광소자의 Ni/Au층에 비해 약 20% 이상의 투과율 향상을 보이고 있다. 이러한 투과율의 향상은 반도체 발광소자에서 방출되는 빛의 휘도를 향상시키는데 중요한 요인이 된다.



<49> 도 5는 종래의 질화갈륨계 반도체 발광소자의 휘도와 본 발명에 따른 질화갈륨계 반도체 발광소자의 휘도를 비교한 그래프이다. 앞서 도 4를 통해 설명되었던 바와 같이, 본 발명에 따른 반도체 발광소자에 사용되는 열처리된 LaNi_5/ITO 층의 투과율이 종래의 경우보다 약 20% 이상의 투과율 향상을 보이므로 휘도 역시 향상된다. 도 5를 참조하면, 종래의 반도체 발광소자의 휘도(60)는 약 9mcd 내지 10mcd 임에 비해, 본 발명에 따른 반도체 발광소자의 휘도(62)는 약 11mcd 내지 13mcd로, 종래에 비해 휘도가 현저히 향상되었음을 알 수 있다.

<50> 본 발명은 상술한 실시형태 및 첨부된 도면에 의해 한정되는 것이 아니고, 첨부된 청구 범위에 의해 한정하고자 하며, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양한 형태의 치환, 변형 및 변경이 가능하다는 것은 당 기술분야의 통상의 지식을 가진 자에게는 자명할 것이다.

【발명의 효과】

<51> 상술한 바와 같이, 본 발명에 따르면, 투명전극으로서 높은 투과율을 갖는 ITO층을 형성하기 이전에, LaNi_5 등의 La 계열 합금 및 NiZn , MgNi 등의 Ni계열 합금과 같이 수소 저장 합금으로 이루어진 합금층을 p형 GaN층 상에 형성하여 p형 GaN층의 불순물인 Mg와 수소와의 결합을 방지함으로써, 상기 불순물 Mg를 활성화시킴으로써 오믹 저항을 감소시켜 원하는 오믹콘택을 형성할 수 있다. 또한, 열처리를 통해 ITO층 상기 합금층 상면에 형성함으로써 높은 투과율을 유지할 수 있으므로 보다 고휘도의 빛을 구현할 수 있는 우수한 효과가 있다.

【특허청구범위】**【청구항 1】**

질화갈륨계 반도체 물질을 성장시키기 위한 기판;

상기 기판 상에 형성되며 제1 도전성 질화갈륨계 반도체 물질로 이루어진 하부 클래드층;

상기 하부 클래드층의 일부 영역에 형성되며, 언도프된 질화갈륨계 반도체 물질로 이루어진 활성층;

상기 활성층 상에 형성되며 제2 도전형 질화갈륨계 반도체 물질로 이루어진 상부 클래드층;

상기 상부 클래드층 상에 형성되며, La 계열 합금, Ni 계열 합금으로 구성된 그룹으로부터 선택된 일 합금으로 이루어진 합금층; 및

상기 합금층 상에 형성된 ITO층을 포함하는 질화갈륨계 반도체 발광소자.

【청구항 2】

제1항에 있어서,

상기 합금층은 100 Å 이하의 두께를 갖는 것을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 3】

제1항에 있어서,

상기 La 계열 합금은 LaNi_5 임을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 4】

제1항에 있어서,

상기 Ni 계열 합금은 NiZn 또는 MgNi임을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 5】

질화갈륨계 반도체 물질을 성장시키기 위한 기판을 마련하는 단계;

상기 기판 상에 제1 도전형 질화갈륨계 반도체 물질로 하부 클래드층을 형성하는 단계;

상기 하부 도전형 클래드층 상에 언도프된 질화갈륨계 반도체 물질로 활성층을 형성하는 단계;

상기 활성층 상에 제2 도전형 질화갈륨계 반도체 물질로 상부 클래드층을 형성하는 단계;

상기 적어도 상부 클래드층과 활성층의 일부영역을 제거하여 상기 하부클래드층의 일부를 노출시키는 단계;

상기 상부 클래드층 상에 La 계열 합금, Ni 계열 합금 및 Mg 계열 합금으로 구성된 그룹으로부터 선택된 일 합금으로 이루어진 합금층을 형성하는 단계; 및

상기 합금층 상에 ITO층을 형성하는 단계를 포함하는 질화갈륨계 반도체 발광소자 제조 방법.

【청구항 6】

제5항에 있어서,

상기 합금층은 100Å 이하의 두께를 갖는 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 7】

제5항에 있어서,

상기 La 계열 합금은 LaNi_5 이며, Ni 계열 합금은 NiZn 또는 MgNi 임을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 8】

제5항에 있어서,

상기 La 계열 합금은 LaNi_5 임을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 9】

제5항에 있어서,

상기 Ni 계열 합금은 NiZn 또는 MgNi 임을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 10】

제5항에 있어서, 상기 합금층을 형성하는 단계는,

상기 상부 클래드층 상에 합금층을 전자빔 증발법(E-beam evaporator)에 의해 성장시키는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 11】

제5항에 있어서, 상기 ITO층을 형성하는 단계는,

상기 합금층 상에 ITO층을 전자빔 증발법에 의해 성장시키는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 12】

제5항에 있어서, 상기 질화갈륨계 반도체 발광소자의 제조방법은,

상기 ITO층을 열처리하는 단계를 더 포함하는 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

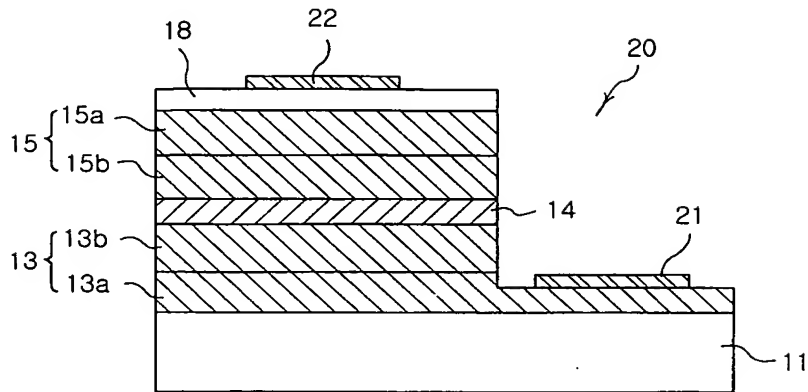
【청구항 13】

제12항에 있어서, 상기 ITO층을 열처리하는 단계는,

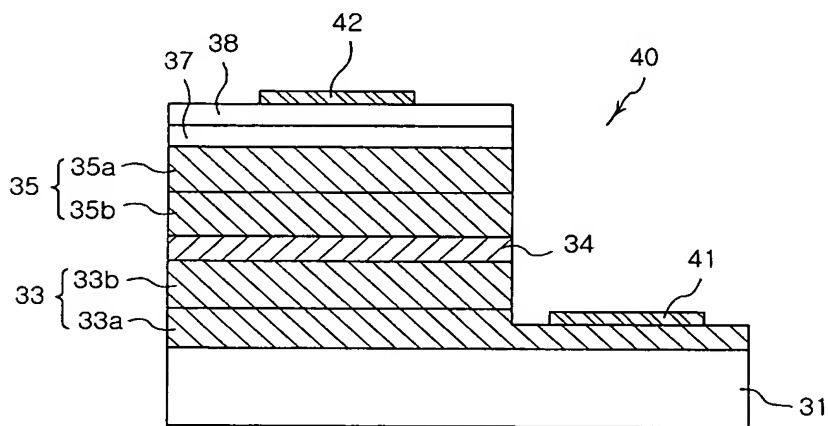
대기분위기에서 200℃ 이상의 온도로 적어도 30초 동안 상기 ITO층을 열처리하는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【도면】

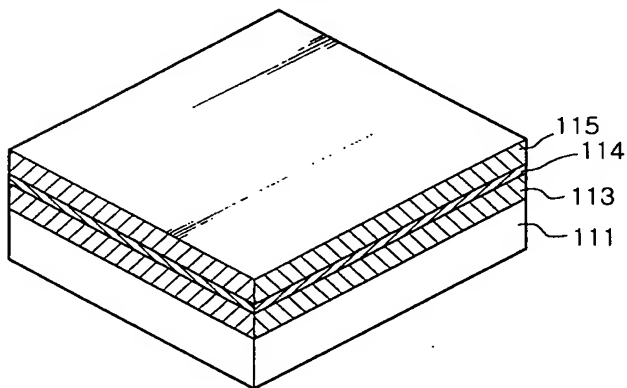
【도 1】



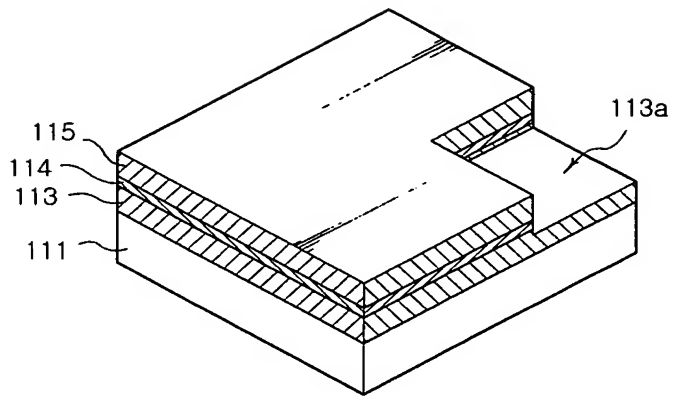
【도 2】



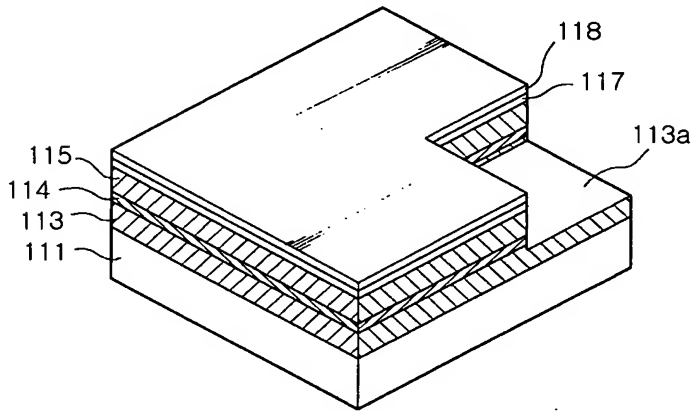
【도 3a】



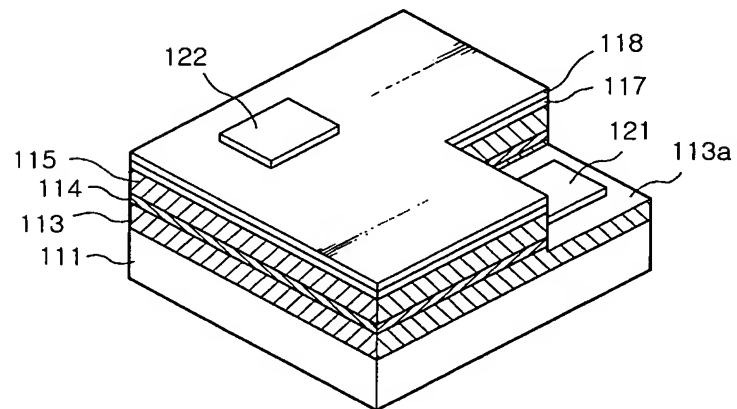
【도 3b】



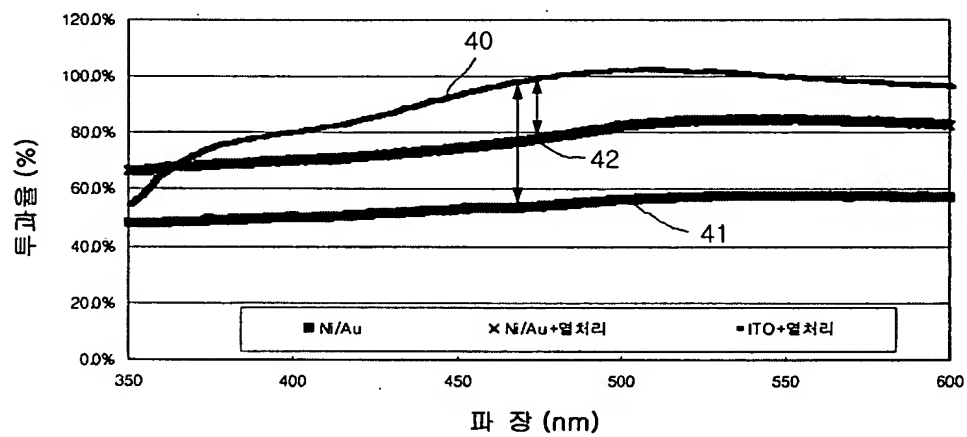
【도 3c】



【도 3d】



【도 4】



【도 5】

